--Projeto Decodificador Hexa para 7 segmentos

--SEL0384 - Atividade 3

--Autores:

--Johnny Caselato Guimaraes - N: 11915481

--Barbara Fernandes Madera - N: 11915032

--Prof.: Maxmillian Lupe

--data: 13/09/23

—-Este código define a entidade “hex27seg” que representa um

––módulo de hardware o qual converte um valor hexadecimal de 4

--bits em uma exibição de 7 segmentos

ENTITY hex27seg is

PORT(

hexa : in bit\_vector(3 downto 0);--Entrada de 4 bits

segs : out bit\_vector(6 downto 0)--Saída de 7 bits

);

END hex27seg;

—-Definição da arquitetura logica para hex27seg

ARCHITECTURE logica of hex27seg is

BEGIN

segs(0) <= hexa(2) or hexa(0) or (hexa(1) xnor hexa(3));

segs(1) <= hexa(0) or not(hexa(1)) or (hexa(2) xnor hexa(3));

segs(2) <= hexa(0) or hexa(1) or not(hexa(2)) or hexa(3);

segs(3) <= (not(hexa(3)) and (hexa(2) or hexa(0) or not(hexa(1)))) or (hexa(2) and (hexa(0) or not(hexa(1)))) or (hexa(1) and not(hexa(2)) and hexa(3));

segs(4) <= (not(hexa(3)) and (hexa(2) or hexa(0) or not(hexa(1)))) or (hexa(0) and (hexa(1) or hexa(2)))

segs(5) <= (hexa(1) and (not(hexa(2)) or not (hexa(3)))) or (not(hexa(2)) and not(hexa(3))) or hexa(0);

segs(6) <= hexa(0) or (hexa(1) xor hexa(2));

END;